

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-187469
 (43)Date of publication of application : 21.07.1998

(51)Int.Cl. G06F 9/46
 G06F 15/16
 G06F 15/16

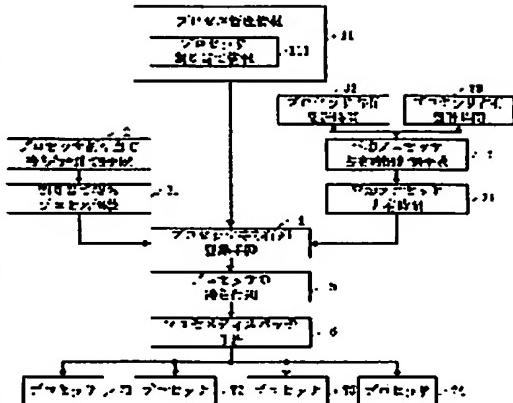
(21)Application number : 08-348596 (71)Applicant : NEC SOFTWARE LTD
 NEC CORP
 (22)Date of filing : 26.12.1996 (72)Inventor : UCHIKUNE HIROSHI
 HAYASHI MASAHIKO

(54) PROCESS DISPATCH METHOD FOR MULTIPROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To perform the process dispatch of multiprocessor with which high-speed processor allocation is enabled and inter-processor load distribution is enabled as well.

SOLUTION: A processor queue registering means 4 finds process execution waiting time for each processor by calculating the product of processor allocation waiting process number 21 stored by a processor allocation queue measuring means 21 and average processor occupation time 31 stored by an average processor occupation time measuring means 3. When the difference of this waiting time is settled within a fixed range, it is registered on a processor allocation queue 5 of processor shown by processor allocation information 111 but in the other case, the processor of minimum process execution waiting time in this predicted process execution waiting time for each processor is selected and registered on the processor allocation queue 5 of this processor so as to be executed by this processor.



LEGAL STATUS

[Date of request for examination] 26.12.1996
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 2954056
 [Date of registration] 16.07.1999
 [Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right] 16.07.2005

(19)日本国特許庁 (JP)

(12) 特許公報 (B2)

(11)特許番号

第2954056号

(45)発行日 平成11年(1999)9月27日

(24)登録日 平成11年(1999)7月16日

(51)Int.Cl.⁵
G 0 6 F 9/46
15/177

識別記号
3 6 0
6 7 4
6 8 1

F I
G 0 6 F 9/46
15/177

3 6 0 C
6 7 4 B
6 8 1 Z

請求項の数3(全9頁)

(21)出願番号 特願平8-348596
(22)出願日 平成8年(1996)12月26日
(65)公開番号 特開平10-187469
(43)公開日 平成10年(1998)7月21日
審査請求日 平成8年(1996)12月26日

(73)特許権者 000232092
日本電気ソフトウェア株式会社
東京都江東区新木場一丁目18番6号
(73)特許権者 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72)発明者 内久根 寛
東京都港区芝五丁目7番1号 日本電気
株式会社内
(72)発明者 林 正彦
東京都江東区新木場1丁目18番6号 日
本電気ソフトウェア株式会社内
(74)代理人 弁理士 京本 直樹 (外2名)
審査官 久保 光宏

最終頁に続く

(54)【発明の名称】マルチプロセッサのプロセスディスパッチ方法

1

(57)【特許請求の範囲】

【請求項1】プロセッサごとの待ち行列に登録されたプロセスを複数のプロセッサにディスパッチするマルチプロセッサのプロセスディスパッチ方法において、前記プロセッサごとに前記プロセッサごとの待ち行列上の前記プロセスの個数を計測するプロセッサ割り当て待ち行列計測手段により計測されたプロセッサごとの待ち行列の個数と、前記プロセッサごとにそのプロセッサで実行された前記プロセスの平均プロセッサ占有時間を計測する平均プロセッサ占有時間計測手段により計測された平均プロセッサ占有時間とから、前記プロセッサごとの待ち行列への登録時に、前記プロセッサごとのプロセス実行待ち時間を予測し、これらの前記プロセス実行待ち時間の差が一定の範囲内にある場合には、プロセス管理情報内の前記プロセスに割り当てるプロセッサ情報が示す

10

2

前記プロセッサの前記プロセッサごとの待ち行列に前記プロセスを登録し、前記プロセス実行待ち時間の差が一定の範囲内にない場合には、予測した前記プロセッサごとの前記プロセス実行待ち時間の中で最も小さい前記プロセス実行待ち時間の前記プロセッサを選択して、このプロセッサの前記プロセッサごとの待ち行列に登録することで、前記プロセッサの負荷が特定の前記プロセッサに偏ることなく均等に与えられるように割り当てるべき前記プロセッサを選択しつつ、前記プロセスを特定の前記プロセッサで実行することを特徴とするマルチプロセッサのプロセスディスパッチ方法。

【請求項2】(a) 前記プロセッサを必要とする前記プロセスの前記プロセス管理情報内の前記プロセッサ割り当て情報を参照して、前記プロセスに割り当てる前記プロセッサを求め、このプロセッサに対応するプロセッサ

管理情報内の前記平均プロセッサ占有時間と割り当て待ちのプロセス個数とを積算しプロセス実行待ち時間を求める第1のステップと、

(b) 前記プロセス実行待ち時間とあらかじめ設定されているしきい値とを比較する第2のステップと、

(c) 前記第2のステップにおいて、前記プロセス実行待ち時間が前記しきい値より小さいと判定された場合、前記プロセスの前記プロセス管理情報の前記プロセッサ割り当て情報に示される前記プロセッサを選択する第3のステップと、(d) 前記第2のステップにおいて、前記プロセス実行待ち時間が前記しきい値より大きいと判定された場合、全ての前記プロセッサについて前記プロセッサ管理情報内の前記平均プロセッサ占有時間と前記割り当て待ちプロセス個数を積算し前記プロセス実行待ち時間を求める第4のステップと、

(e) 前記第4のステップで求められた前記プロセス実行待ち時間の中で最も小さい待ち時間となった前記プロセッサを選択する第5のステップと、

(f) 前記プロセッサを要求した前記プロセスの前記プロセス管理情報内の前記プロセスの優先度を獲得する第6のステップと、

(g) 前記第4のステップで選択された前記プロセッサのプロセッサ管理情報内の待ち行列リスト先頭ポインタに基づいて前記プロセス管理情報の繋がりであるプロセッサごとの待ち行列をたどり、前記第6のステップで獲得された前記優先度に従って前記プロセスの前記プロセス管理情報を前記プロセッサの待ち行列に登録する第7のステップと、

を含むことを特徴とする請求項1記載のマルチプロセッサのプロセスディスパッチ方法。

【請求項3】 前記平均プロセッサ占有時間計測手段により、前記プロセスが前記プロセッサを明け渡す際に、前記プロセスに前記プロセッサを割り当ててから前記プロセスがプロセッサを明け渡すまでの時間を計測して、前記プロセッサに対応する前記プロセッサ占有累計時間として累計し、また、プロセスディスパッチの回数を1加算して、一定間隔ごとに、プロセッサ占有累計時間をプロセスディスパッチの回数で除算して前記プロセスの前記平均プロセッサ占有時間を求めることを特徴とする請求項1記載のマルチプロセッサのプロセスディスパッチ方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、プロセスディスパッチ方法に関し、特に、複数のプロセッサが単一のオペレーティングシステムにより制御されるマルチプロセッサのプロセスディスパッチ方法に関する。

【0002】

【従来の技術】 従来のプロセスディスパッチ方法、たとえば、「特開平3-113563号公報」は、複数のブ

ロセッサからなるマルチプロセッサシステムにおいて、複数のプロセッサのいずれでも実行可能なプロセスについて、あえてそのプロセスをグループ化しそのグループを実行させるプロセッサを特定のプロセッサに限定しようとする際、プロセッサ間の負荷が特定のプロセッサに片寄ることのないように、一定時間以上実行されずに放置されているプロセスについては、いずれのプロセッサでも実行できるようにすることで、プロセッサの負荷を分散しつつ、キャッシュ性能を向上させる技術である。

【0003】 この技術の特徴は、マルチプロセッサシステムにおいて、プロセスを特定のプロセッサに割り当てて、キャッシュ性能を向上させる際に生じる、プロセッサ間の負荷の偏りを、プロセッサにプロセスを割り当てるプロセスケジュール時に、一定時間以上実行されずに放置されているプロセスについては、いずれのプロセッサでも実行できるようにすることで防止するものである。

【0004】

【発明が解決しようとする課題】 上述した従来の技術の問題点は、実際に待たされていた時間を計測し、これが一定時間以上であるならば、つまり長時間実行待ち状態になっているならば、いずれのプロセッサでも実行できるようになることでプロセッサ間の負荷を分散して、結果的に負荷を均等に保つものであるが、ここでは、プロセッサ間の負荷の分散はおこなわれるものの、プロセスの実行待ち時間は、プロセッサ待ち行列中で該プロセスより前部に位置するプロセスのプロセッサ利用状況の影響を受け、場合によっては、長時間待たされた末、他のプロセッサで実行されることになることである。

【0005】 これは、応答性能を要求されるオンライントランザクション処理において、プロセッサを要求してもなかなかプロセッサの割り当てが行われず、結果としてターンアラウンドタイムの悪化などの問題を発生する。理由は、プロセッサにプロセスを割り当てるプロセスケジュール時に、一定時間以上実行されずに放置されているプロセスについては、いずれのプロセッサでも実行できるようになる際、実行されずに放置されている実行待ち時間を、プロセスがプロセッサ待ち行列に登録されてから該プロセスにプロセッサが割り当てられるまでの時間を計測することで求めているからである。

【0006】 たとえば、プロセッサ待ち行列中の最後尾に位置するプロセスがプロセッサを割り当てられるまでの実行待ち時間は、プロセッサ待ち行列中で該プロセスより前部に位置するプロセスのプロセッサ利用時間の総和となり、プロセッサ待ち行列中で該プロセスより前部に位置するプロセスのプロセッサ利用状況により変化する。そして、この実行待ち時間は、該プロセスへのプロセッサ割り当てが行われる時点になってはじめて明らかになり、ここでようやく、他のプロセッサへの割り当てが許される。

【0007】したがって、実行待ち時間を短く保ちつつ、つまり、プロセッサを必要とするプロセスへのすばやいプロセッサ割り当てを可能とすると同時に、プロセッサ間の負荷分散を可能にする必要がある。

【0008】本発明の目的は、複数のプロセッサが、単一のオペレーティングシステムにより制御されるマルチプロセッサシステムにおいて、プロセスを管理するプロセス管理情報に従って、プロセスにプロセッサを割り当てるプロセスディスパッチ方法において、上述の欠点を除去し、プロセッサを必要とするプロセスを長時間待たせることなく、すばやいプロセッサ割り当てを可能にし、かつ、プロセッサ間の負荷分散も可能にするマルチプロセッサにおけるプロセスディスパッチ方法を提供することである。

【0009】

【課題を解決するための手段】本発明の第1のマルチプロセッサのプロセスディスパッチ方法は、プロセッサごとの待ち行列に登録されたプロセスを複数のプロセッサにディスパッチするマルチプロセッサのプロセスディスパッチ方法において、前記プロセッサごとに前記プロセッサごとの待ち行列上の前記プロセスの個数を計測するプロセッサ割り当て待ち行列計測手段により計測されたプロセッサごとの待ち行列の個数と、前記プロセッサごとにそのプロセッサで実行された前記プロセスの平均プロセッサ占有時間を計測する平均プロセッサ占有時間計測手段により計測された平均プロセッサ占有時間とから、前記プロセッサごとの待ち行列への登録時に、前記プロセッサごとのプロセス実行待ち時間を予測し、これらの前記プロセス実行待ち時間の差が一定の範囲内にある場合には、プロセス管理情報内の前記プロセスに割り当てるプロセッサ情報が示す前記プロセッサの前記プロセッサごとの待ち行列に前記プロセスを登録し、前記プロセス実行待ち時間の差が一定の範囲内にない場合には、予測した前記プロセッサごとの前記プロセス実行待ち時間の中で最も小さい前記プロセス実行待ち時間の前記プロセッサを選択して、このプロセッサの前記プロセッサごとの待ち行列に登録することで、前記プロセッサの負荷が特定の前記プロセッサに偏ることなく均等に与えられるように割り当てられるべき前記プロセッサを選択しつつ、前記プロセスを特定の前記プロセッサで実行する。

【0010】本発明の第2のマルチプロセッサのプロセスディスパッチ方法は、前記第1のマルチプロセッサのプロセスディスパッチ方法であって、

(a) 前記プロセッサを必要とする前記プロセスの前記プロセス管理情報内の前記プロセッサ割り当て情報を参照して、前記プロセスに割り当てる前記プロセッサを求め、このプロセッサに対応するプロセッサ管理情報内の前記平均プロセッサ占有時間と割り当て待ちのプロセス個数とを積算しプロセス実行待ち時間を求める第1のス

テップと、

(b) 前記プロセス実行待ち時間とあらかじめ設定されているしきい値とを比較する第2のステップと、

(c) 前記第2のステップにおいて、前記プロセス実行待ち時間が前記しきい値より小さいと判定された場合、前記プロセスの前記プロセス管理情報の前記プロセッサ割り当て情報に示される前記プロセッサを選択する第3のステップと、(d) 前記第2のステップにおいて、前記プロセス実行待ち時間が前記しきい値より大きいと判定された場合、全ての前記プロセッサについて前記プロセッサ管理情報内の前記平均プロセッサ占有時間と前記割り当て待ちプロセス個数を積算し前記プロセス実行待ち時間を求める第4のステップと、

(e) 前記第4のステップで求められた前記プロセス実行待ち時間の中で最も小さい待ち時間となった前記プロセッサを選択する第5のステップと、

(f) 前記プロセッサを要求した前記プロセスの前記プロセス管理情報内の前記プロセスの優先度を獲得する第6のステップと、

(g) 前記第4のステップで選択された前記プロセッサのプロセス管理情報内の待ち行列リスト先頭ポインタに基づいて前記プロセス管理情報の繋がりであるプロセッサごとの待ち行列をたどり、前記第6のステップで獲得された前記優先度に従って前記プロセスの前記プロセス管理情報を前記プロセッサの待ち行列に登録する第7のステップとを含む。

【0011】本発明の第3のマルチプロセッサのプロセスディスパッチ方法は、前記第1のマルチプロセッサのプロセスディスパッチ方法であって、前記平均プロセッサ占有時間計測手段により、前記プロセスが前記プロセッサを明け渡す際に、前記プロセスに前記プロセッサを割り当てるから前記プロセスがプロセッサを明け渡すまでの時間を計測して、前記プロセッサに対応する前記プロセッサ占有累計時間として累計し、また、プロセスディスパッチの回数を1加算して、一定間隔ごとに、プロセッサ占有累計時間をプロセスディスパッチの回数で除算して前記プロセスの前記平均プロセッサ占有時間を求める。

【0012】

【発明の実施の形態】次に、本発明の実施の形態について図面を用いて詳細に説明する。図1は、本発明の実施の形態のブロック図である。図1を参照すると、本発明のマルチプロセッサのプロセスディスパッチシステムは、プロセス管理情報11と、プロセッサ割り当て情報111と、プロセッサ割り当て待ち行列計測手段2と、プロセッサの割り当て待ちプロセス個数21と、平均プロセッサ占有時間計測手段3と、プロセッサ平均プロセッサ占有時間31と、プロセッサ占有累積時間32と、ディスパッチ回数33と、プロセッサ待ち行列登録手段4と、プロセッサの待ち行列5と、プロセスディスパッ

子手段6と、プロセッサ71～74とから構成される。また、プロセス管理情報11は、プロセッサ割り当て情報111を含んでいる。

【0013】次に、本発明の実施の形態の動作について図1を参照して説明する。プロセス管理情報群1のプロセッサの待ち行列5には、プロセスにどのプロセッサを割り当てるかを示すプロセッサ割り当て情報111がプロセスごとに設定されている。プロセッサ割り当て待ち行列計測手段2は、プロセッサ待ち行列登録手段4がプロセッサの待ち行列5へプロセスを登録する時に呼び出され、プロセッサ割り当て待ち行列計測手段2自身が動作するプロセッサのプロセッサ待ち行列5上に存在するプロセッサの割り当てを待っているプロセスの数を数えプロセッサの割り当て待ちプロセス個数21に格納する。

【0014】平均プロセッサ占有時間計測手段3は、プロセスがプロセッサを明け渡す際に、プロセスにプロセッサを割り当てるからプロセスがプロセッサを明け渡すまでの時間を計測して、自身が動作するプロセッサに対応するプロセッサ占有累計時間32に累計し、また、プロセスディスパッチ回数33を1加算して、一定間隔ごとに、プロセッサ占有累計時間32をプロセスディスパッチ回数33で除算してプロセスの平均プロセッサ占有時間を求め平均プロセッサ占有時間31に格納し、格納した際には、プロセッサ占有累計時間32並びにプロセスディスパッチ回数33をゼロクリアする。

【0015】そして、プロセスへのプロセッサ割り当て要求が発生すると、プロセッサ待ち行列登録手段4は、プロセッサごとに、プロセッサ割り当て待ち行列計測手段2により格納されたプロセッサ割り当て待ちプロセス個数21と、平均プロセッサ占有時間計測手段3により格納された平均プロセッサ占有時間31の積を計算し、プロセッサごとのプロセス実行待ち時間を求め、この待ち時間の差が一定の範囲内にある場合には、プロセス管理情報11内の該プロセスに割り当てるプロセッサ割り当て情報111が示すプロセッサのプロセッサ割り当て待ち行列5に登録し、待ち時間の差が一定の範囲内にない場合には、前記の予測したプロセッサごとのプロセス実行待ち時間の中でもっとも小さいプロセス実行待ち時間のプロセッサを選択してこのプロセッサにて実行すべく、このプロセッサのプロセッサの割り当て待ち行列5に登録する。

【0016】プロセスディスパッチ手段6は、プロセスディスパッチ手段6自身が動作するプロセッサ（プロセッサ71～74のいずれか）に割り当てられたプロセッサ待ち行列の先頭のプロセスを選び、自身が動作するプロセッサ（プロセッサ71～74のいずれか）にディスパッチする。

【0017】次に、本発明の実施例について図面を参照して説明する。図2は、本発明のマルチプロセッサのブ

ロセスディスパッチ方法が適用される情報処理システムのブロック図である。図2を参照するとこの情報処理システムはプロセッサ71、72と、共有メモリ8と、システムバス9とから構成される。共有メモリ8には、プロセス管理情報群1と、プロセッサ割り当て待ち行列計測手段2と、平均プロセッサ占有時間計測手段3と、プロセッサ待ち行列登録手段4と、プロセスディスパッチ手段6と、プロセッサ管理情報12と、プロセッサ占有累積時間32と、ディスパッチ回数33とが格納される。プロセッサ管理情報12は、割り当て待ちプロセス個数21と、平均プロセッサ占有時間31と、待ち行列リスト先頭ポインタ121とを含む。プロセス管理情報群1は、プロセス管理情報11の集合である。プロセッサの待ち行列5は、複数のプロセス管理情報11の繋がりとして定義される。プロセス管理情報11は、プロセッサ割り当て情報111と、優先度112と、待ち行列リストポインタ113とを含む。

【0018】次に、本発明の実施例の動作について図2を参照して説明する。本実施例では、プロセッサ1とプロセッサ2の2台のプロセッサ71、72がシステムバス9に接続され、各プロセッサはシステムバス9を通じて共有メモリ8をアクセスする。

【0019】共有メモリ8には、平均プロセッサ占有時間31と、割り当て待ちプロセス個数21と、待ち行列リスト先頭ポインタ121を記録するプロセッサ管理情報12、平均プロセッサ占有時間計測手段3、平均プロセッサ占有時間計測手段3により利用されるプロセッサ占有累計時間32とディスパッチ回数33、プロセスごとにどのプロセッサで実行するかを示すプロセッサ割り当て情報111と優先度112と待ち行列リストポインタ113を記録するプロセス管理情報11、および各々のプロセスのプロセス管理情報11の集合であるプロセス管理情報群1、プロセッサ待ち行列登録手段4、プロセッサ待ち行列登録手段4が待ち行列登録時に呼び出し待ち行列個数を計測しプロセッサ管理情報12内の割り当て待ちプロセス個数21に格納するプロセッサ割り当て待ち行列計測手段2、プロセスディスパッチ手段6が存在する。

【0020】プロセッサ管理情報12内の平均プロセッサ占有時間31は、平均プロセッサ占有時間計測手段3がプロセスがプロセッサを明け渡した際に、プロセスにプロセッサを割り当てるからプロセスがプロセッサを明け渡すまでの時間を計測して、自身が動作するプロセッサに対応するプロセッサ占有累計時間32に累計し、また、プロセスディスパッチ回数33を+1して、一定間隔ごとに、プロセッサ占有累計時間32をプロセスディスパッチ回数33で除算してプロセスの平均プロセッサ占有時間を求めて格納する。そして、登録した際には、プロセッサ占有累計時間32並びにプロセスディスパッチ回数33をゼロクリアする。プロセッサ管理情報12

内の割り当て待ちプロセス個数 21 は、プロセッサ待ち行列登録手段 4 がプロセッサ割り当て待ち行列計測手段 2 を用いて、待ち行列に登録時に +1 し、プロセスにプロセッサ割り当て時に -1 することで、現在、該プロセッサを待っているプロセスの個数を保持する。

【0021】プロセッサ管理情報 12 内の待ち行列リスト先頭ポインタ 121 は、プロセッサ待ち行列登録手段 4 が、プロセッサ待ち行列 5 に初めてプロセスを登録するときに該プロセスのプロセス管理情報 11 へのポインタを格納し、さらに、既に待ち行列が存在する場合に、新たに待ち行列に登録するプロセスの優先度 112 が、プロセス管理情報 12 内の待ち行列リスト先頭ポインタ 121 が示すプロセス管理情報 11 内の優先度 112 より大きい場合すなわち、現在プロセッサを待っているプロセス群の優先度より該プロセスの優先度が高い場合に、該プロセスのプロセス管理情報 11 へのポインタで更新する。

【0022】プロセス管理情報群 1 内のプロセス管理情報 11 内のプロセッサ割り当て情報 111 は、あらかじめ、個々のプロセスに割り当てられるべきプロセッサのプロセッサ番号が格納される。プロセス管理情報群 1 内のプロセス管理情報 11 内の優先度 112 は、あらかじめ、個々のプロセスの実行優先度が格納される。プロセス管理情報群 1 内のプロセス管理情報 11 内の待ち行列リストポインタ 113 は、プロセッサ待ち行列登録手段 4 が、プロセッサ待ち行列にプロセスを登録するときに更新する。

【0023】次に、プロセッサ待ち行列登録手段 4 の詳細な動作について説明する。

【0024】図 3 は、プロセッサ待ち行列登録手段 4 のアルゴリズムを示すフローチャートである。まず、プロセスがプロセッサを要求すると、オペレーティングシステムの一部であるプロセッサ待ち行列登録手段 4 に制御が渡る(図 3 ステップ 1)。プロセッサ待ち行列登録手段 4 は、プロセッサを必要とするプロセスのプロセス管理情報 11 内のプロセッサ割り当て情報 111 を参照して、該プロセスに割り当てるプロセッサを求め、これに対応するプロセッサ管理情報 12 内の平均プロセッサ占有時間 31 と割り当て待ちプロセス個数 21 を積算しプロセス実行待ち時間を求める(図 3 ステップ 2)。次に、求めた割り当て待ち時間とあらかじめ設定されているしきい値を比較する(図 3 ステップ 3)。比較の結果、プロセス実行待ち時間がしきい値より小さいときには、該プロセスのプロセス管理情報 11 内のプロセッサ割り当て情報 111 に示されるプロセッサを選択し(図 3 ステップ 5)、プロセス実行待ち時間がしきい値より大きいときには、全てのプロセッサについてプロセッサ管理情報 12 内の平均プロセッサ占有時間 31 と割り当て待ちプロセス個数 21 を積算しプロセス実行待ち時間を求め(図 3 ステップ 4)、求めたプロセス実行待ち時

間の中で最も小さい待ち時間となったプロセッサを選択する(図 3 ステップ 6)。次に、プロセッサを要求したプロセスのプロセス管理情報 11 内の該プロセスの優先度 112 を入手する(図 3 ステップ 7)。そして、選択されたプロセッサのプロセッサ管理情報 12 内の待ち行列リスト先頭ポインタ 121 を入手して、待ち行列 5 を辿り、先に入手した優先度に従って該プロセスのプロセス管理情報 11 を待ち行列リストに登録する(図 3 ステップ 8)。

【0025】

【発明の効果】以上説明したように、本発明のプロセスディスパッチ方法は、複数のプロセッサが、単一のオペレーティングシステムにより制御されるマルチプロセッサシステムでの、プロセスを管理するプロセス管理情報に従って、プロセスにプロセッサを割り当てるプロセスディスパッチ方法において、プロセスのプロセッサ要求時、すなわち、プロセッサ待ち行列に登録時に、プロセッサごとのプロセッサ割り当て待ち行列上のプロセスの個数と平均プロセッサ占有時間から、プロセッサごとのプロセス実行待ち時間を予測し、これらの待ち時間の差が一定の範囲内にある場合には、前記プロセス管理情報内の該プロセスに割り当てるプロセッサ情報が示すプロセッサのプロセッサ割り当て待ち行列に登録し、待ち時間の差が一定の範囲内にない場合には、前記の予測したプロセッサごとのプロセス実行待ち時間の中でもっとも小さいプロセス実行待ち時間のプロセッサを選択して、このプロセッサのプロセッサ割り当て待ち行列に登録することで、プロセッサを必要とするプロセスを長時間待たせることなく、すばやくプロセッサ割り当てを可能にした上で、プロセッサの負荷が特定のプロセッサに偏ることなく均等に与えられるようにし、かつ、プロセッサ間の負荷分散をも可能にすることができる、応答性能を要求されるオンライントランザクション処理において、プロセッサ待ち時間が増加することなく、ターンアラウンドタイムを確保することができるという効果を持つ。

【図面の簡単な説明】

【図 1】本発明の実施の形態のブロック図である。

【図 2】本発明の実施例のブロック図である。

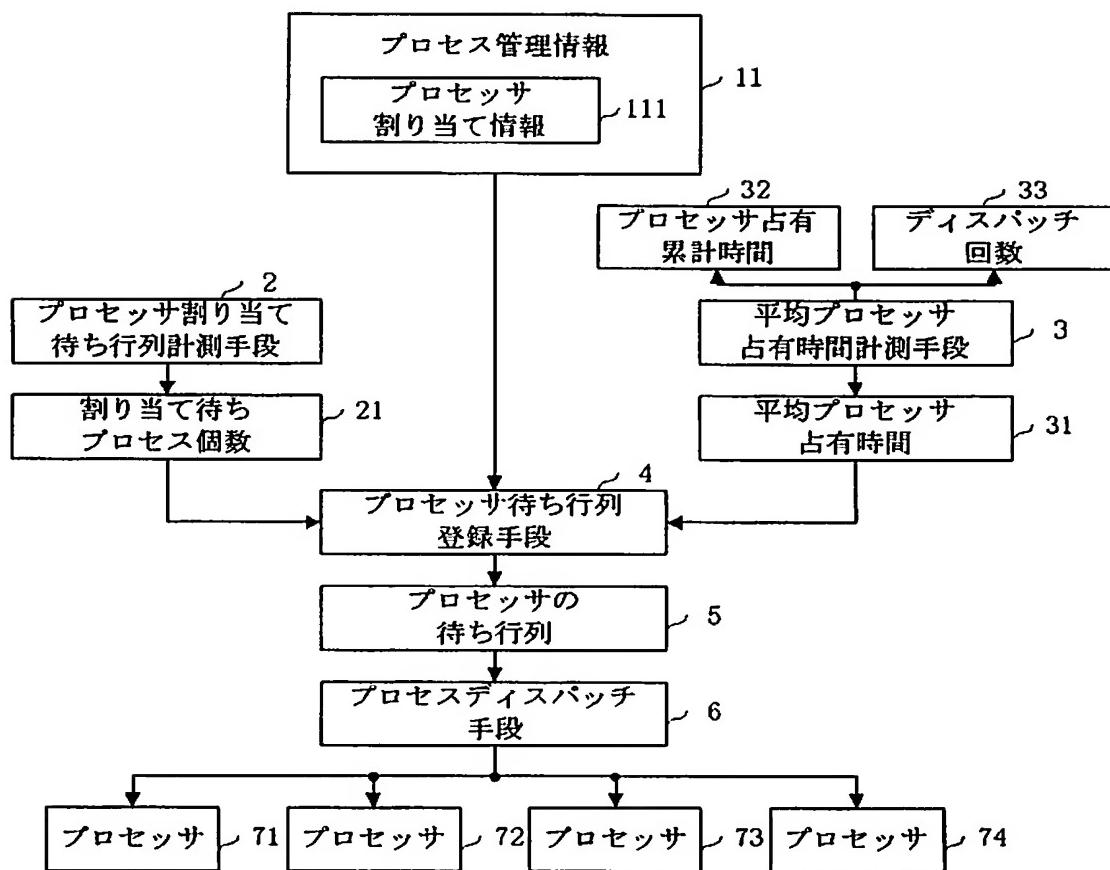
【図 3】プロセッサ待ち行列登録手段のアルゴリズムを示すフローチャートである。

【符号の説明】

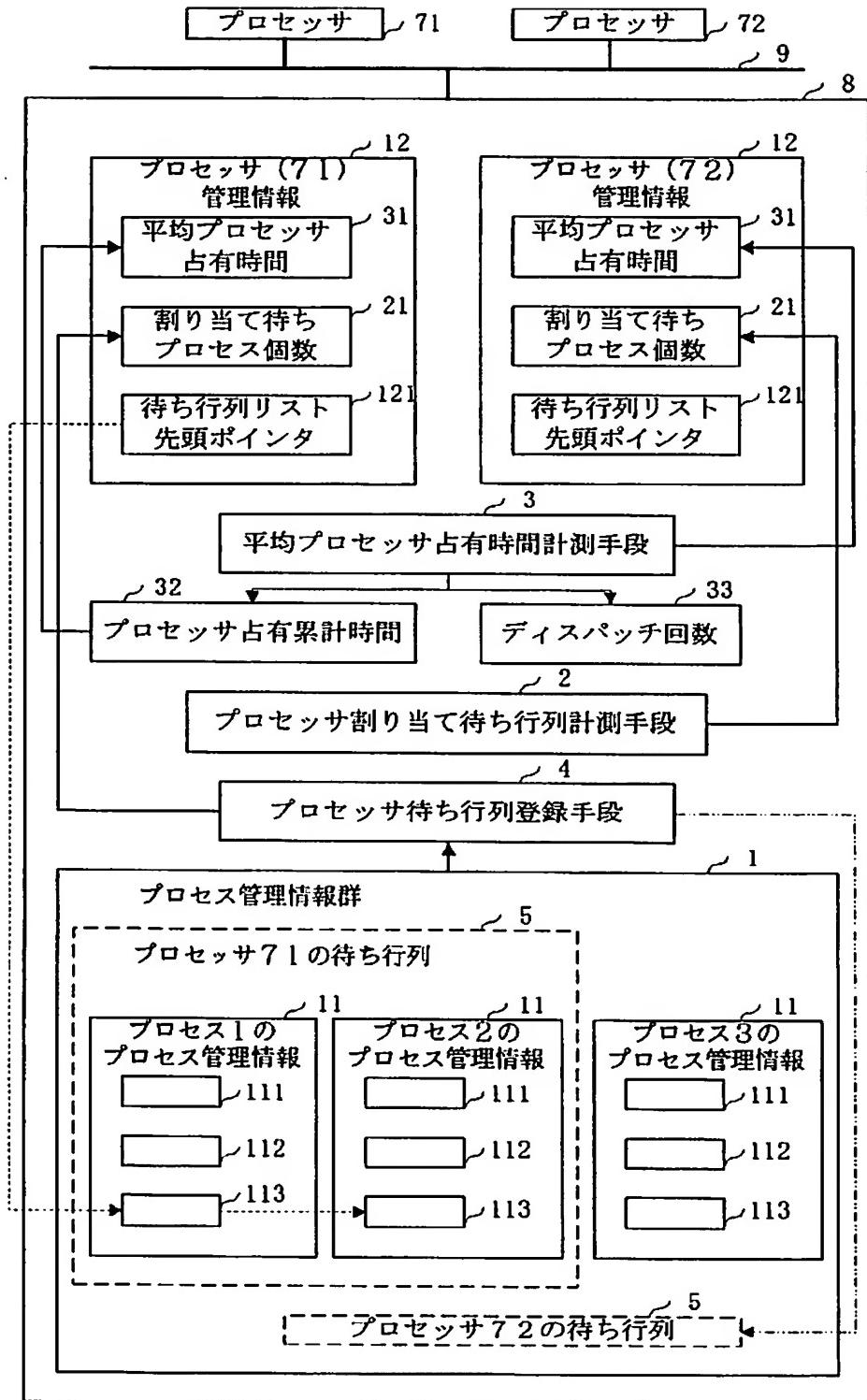
- 1 プロセス管理情報群
- 2 プロセッサ割り当て待ち行列計測手段
- 3 平均プロセッサ占有時間計測手段
- 4 プロセッサ待ち行列登録手段
- 5 プロセッサの待ち行列
- 6 プロセスディスパッチ手段
- 8 共有メモリ
- 9 システムバス
- 50 11 プロセス管理情報

	11		12
1 2		* 7 1 ~ 7 4	プロセッサ
2 1		1 1 1	プロセッサ割り当て情報
3 1		1 1 2	優先度
3 2		1 1 3	待ち行列リストポインタ
3 3		*	待ち行列リスト先頭ポインタ

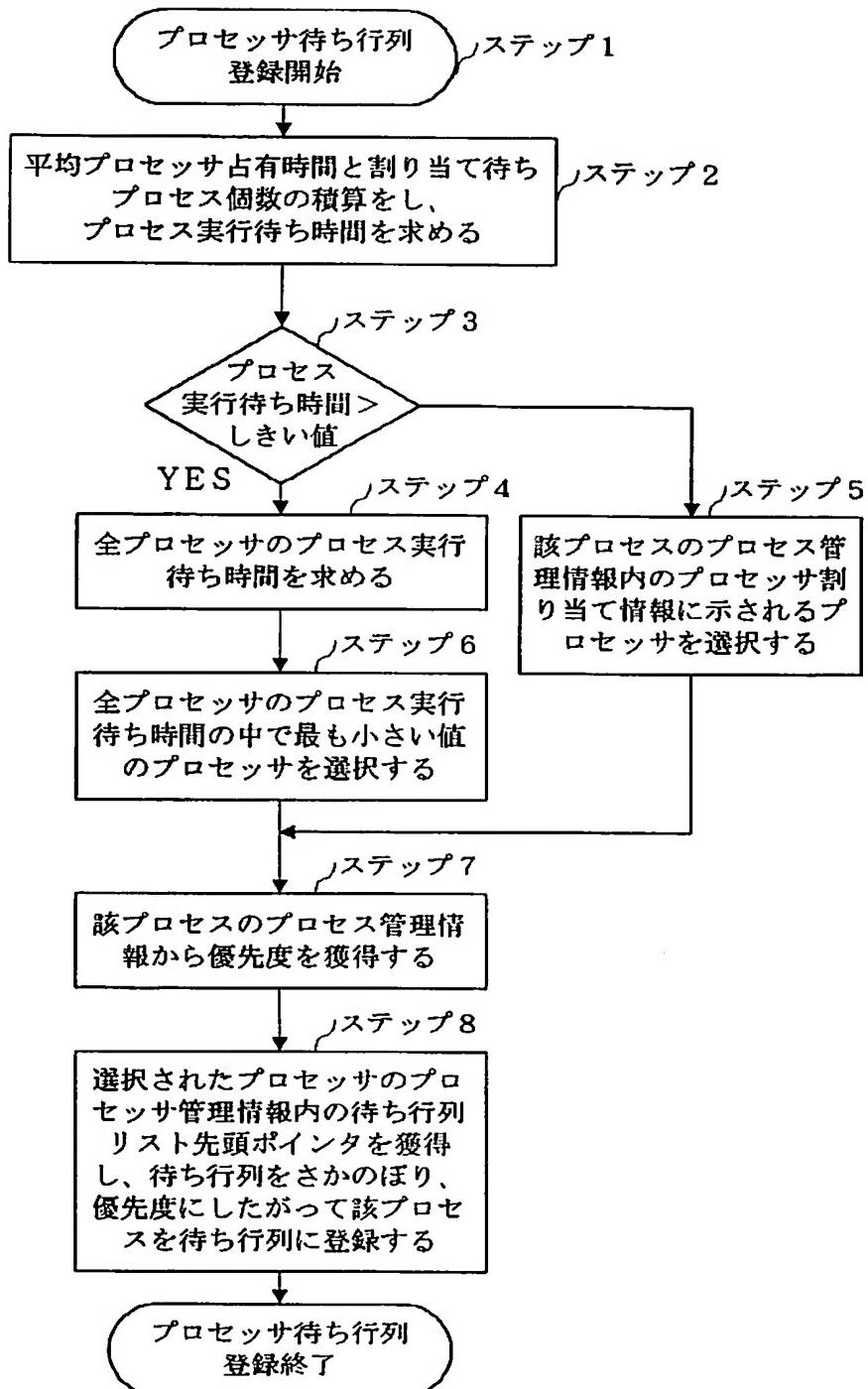
【図1】



【図2】



【図3】



フロントページの続き

(56)参考文献 特開 平6-243112 (JP, A)
特開 平8-166931 (JP, A)
特開 平5-108584 (JP, A)
情報処理学会論文誌、VOL. 31、N
O. 7 (1990年7月)、P. 1080~1090
電子情報通信学会技術研究報告、VO
L. 96、NO. 231 (1996年8月)、P.
1~8 (C P S Y96-57)

(58)調査した分野(Int. Cl. 6, DB名)
G06F 9/46
G06F 15/16